

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-93080

(43)公開日 平成9年(1997)4月4日

(51)Int.Cl.⁹

H03H 11/16

識別記号

庁内整理番号

8731-5J

F I

H03H 11/16

技術表示箇所

B

審査請求 未請求 請求項の数8 OL (全13頁)

(21)出願番号 特願平7-250263

(22)出願日 平成7年(1995)9月28日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(71)出願人 000237617

富士通ヴィエルエスアイ株式会社

愛知県春日井市高蔵寺町2丁目1844番2

(72)発明者 富田 和広

愛知県春日井市高蔵寺町二丁目1844番2

富士通ヴィエルエスアイ株式会社内

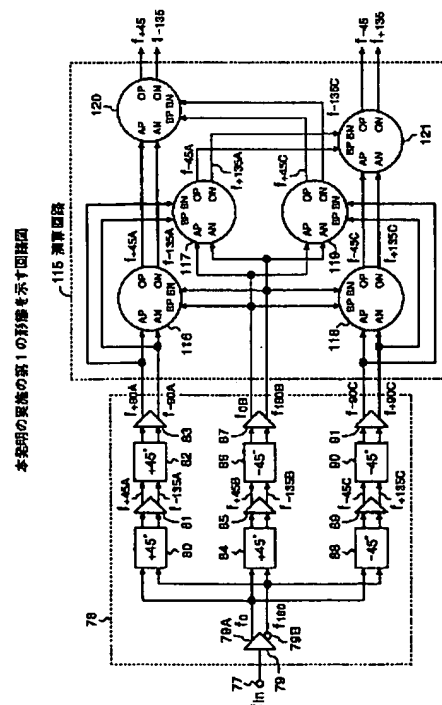
(74)代理人 弁理士 平戸 哲夫

(54)【発明の名称】 90度位相シフタ

(57)【要約】

【課題】入力信号を位相シフトしてなる位相差を90度とする2個の出力信号を得るための90度位相シフタに関し、内部シフタにより大きな位相偏差や振幅偏差が発生した場合においても、これら位相偏差や振幅偏差を補正することができるようにし、広帯域で、かつ、製造バラツキに強いものとする。

【解決手段】+45度位相シフタ80、82と、-45度位相シフタ88、90とを対称な特性を有するものとし、位相シフタ80、82で発生する位相偏差や振幅偏差と、位相シフタ88、90で発生する位相偏差や振幅偏差とを、演算回路115において相殺して補正し、位相差を90度とする信号 f_{+45} 、 f_{-45} 及び信号 f_{-135} 、 f_{+135} を生成する。



【特許請求の範囲】

【請求項1】入力信号を位相シフトして、位相差を90度とする第1、第2の出力信号を生成する90度位相シフトであって、前記入力信号を+90度位相シフトしてなる信号と、前記入力信号と同相の信号と、前記入力信号を+90度位相シフトしてなる信号と対称ないし略対称な特性を有する前記入力信号を-90度位相シフトしてなる信号とを生成する位相シフトと、前記入力信号を+90度位相シフトしてなる信号と、前記入力信号を-90度位相シフトしてなる信号と逆相の信号と、前記入力信号と同相の2個の信号とをベクトル合成してなる信号を前記第1の出力信号として出力すると共に、前記入力信号を+90度位相シフトしてなる信号と逆相の信号と、前記入力信号を-90度位相シフトしてなる信号と、前記入力信号と同相の2個の信号とをベクトル合成してなる信号を前記第2の出力信号として出力する演算回路とを有していることを特徴とする90度位相シフト。

【請求項2】前記演算回路は、前記入力信号を+90度位相シフトしてなる信号と、前記入力信号と同相の信号とを加算する第1の加算器と、前記入力信号を+90度位相シフトしてなる信号と逆相の信号と、前記入力信号と同相の信号とを加算する第2の加算器と、前記入力信号を-90度位相シフトしてなる信号と、前記入力信号と同相の信号とを加算する第3の加算器と、前記入力信号を-90度位相シフトしてなる信号と逆相の信号と、前記入力信号と同相の信号とを加算する第4の加算器と、前記第1の加算器の出力信号と前記第4の加算器の出力信号とを加算して、前記第1の出力信号を生成する第5の加算器と、前記第3の加算器の出力信号と、前記第2の加算器の出力信号とを加算して、前記第2の出力信号を生成する第6の加算器とを有していることを特徴とする請求項1記載の90度位相シフト。

【請求項3】前記位相シフトは、前記入力信号を+90度位相シフトしてなる信号を生成する+90度位相シフトと、前記入力信号と同相の信号を生成する第1の0度位相シフトと、前記入力信号と同相の信号を生成する第2の0度位相シフトと、前記+90度位相シフトと対称ないし略対称な特性を有する前記入力信号を-90度位相シフトしてなる信号を生成する-90度位相シフトとを有していることを特徴とする請求項1又は2記載の90度位相シフト。

【請求項4】前記位相シフトは、前記入力信号を+90度位相シフトしてなる信号を生成する+90度位相シフトと、前記入力信号と同相の信号を生成する0度位相シフトと、前記+90度位相シフトと対称ないし略対称な特性を有する前記入力信号を-90度位相シフトしてなる信号を出力する-90度位相シフトとを有していることを特徴とする請求項1又は2記載の90度位相シフト。

【請求項5】前記+90度位相シフトは、キャパシタ・抵抗回路網からなる2個の+45度位相シフトを有し、前記0度位相シフトは、キャパシタ・抵抗回路網からなる+45度位相シフトとキャパシタ・抵抗回路網からなる-45度位相シフトとを有し、前記-90度位相シフトは、キャパシタ・抵抗回路網からなる2個の-45度位相シフトを有していることを特徴とする請求項3又は4記載の90度位相シフト。

【請求項6】前記+90度位相シフトは、差動対をなす入力トランジスタのエミッタ間にインダクタンスを接続してなる差動アンプからなり、前記0度位相シフトは、差動対をなす入力トランジスタのエミッタ間に抵抗を接続してなる差動アンプからなり、前記-90度位相シフトは、差動対をなす入力トランジスタのエミッタ間にキャパシタを接続してなる差動アンプからなることを特徴とする請求項3又は4記載の90度位相シフト。

【請求項7】前記+90度位相シフトの後段、前記0度位相シフトの後段、前記-90度位相シフトの後段には、それぞれ、バッファ回路が接続されていることを特徴とする請求項4記載の90度位相シフト。

【請求項8】前記+90度位相シフトの出力端には、前記+90度位相シフトの負荷が前記0度位相シフトの負荷と同一ないし略同一となるようにするためのダミーの負荷回路が接続されており、前記-90度位相シフトの出力端には、前記-90度位相シフトの負荷が前記0度位相シフトの負荷と同一ないし略同一となるようにするためのダミーの負荷回路が接続されていることを特徴とする請求項4記載の90度位相シフト。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入力信号を位相シフトして、位相差を90度とする第1、第2の出力信号を生成する90度位相シフトに関する。

【0002】このような90度位相シフトは、無線通信の分野において、ディジタル変復調回路や、イメージ抑圧アップコンバータや、イメージ抑圧ダウンコンバータ等に不可欠のものであり、通信品質を直接左右するため、その高性能化が要求されている。

【0003】

【従来の技術】図26は従来の90度位相シフトの一例を示す回路図である。図26中、1は入力信号 f_{in} が入力されるバッファ回路であり、バッファ回路1の出力端子1Aには入力信号 f_{in} と同相の信号 f_0 が出力され、バッファ回路1の出力端子1Bには入力信号 f_{in} を位相反転してなる信号 f_{180} が出力される。

【0004】また、2はバッファ回路1から出力される信号 f_0 、 f_{180} をそれぞれ+45度位相シフトしてなる信号 f_{+45} 、 f_{-135} を生成する1次のCRネットワーク（キャパシタ・抵抗回路網）からなる2ポール型の+45度位相シフトであり、3、4はキャパシタ、5、6は

抵抗である。

【0005】また、7はバッファ回路1から出力される信号 f_0 、 f_{180} をそれぞれ -45° 位相シフトしてなる信号 f_{-45} 、 f_{+135} を生成する1次CRネットワークからなる2ポール型の -45 度位相シフタであり、8、9はキャパシタ、10、11は抵抗である。

【0006】この90度位相シフタは、入力信号 f_{in} を位相シフトして、位相差を90度とする出力信号 f_{+45} 、 f_{-45} を得ると共に、同じく位相差を90度とする出力信号 f_{-135} 、 f_{+135} を得るとするものである。

【0007】また、図27は従来の90度位相シフタの他の例を示す回路図である。図27中、13は入力信号 f_{in} が入力されるバッファ回路であり、バッファ回路13の出力端子13Aには入力信号 f_{in} と同相の信号 f_0 が出力され、バッファ回路13の出力端子13Bには入力信号 f_{in} を位相反転してなる信号 f_{180} が出力される。

【0008】また、14はバッファ回路13から出力される信号 f_0 を $+45$ 度位相シフトしてなる信号 f_{+45} を生成する2次のCRネットワークからなる $+45$ 度位相シフタであり、15~17はキャパシタ、18~20は抵抗である。

【0009】また、21はバッファ回路13から出力される信号 f_0 を -45 度位相シフトしてなる信号 f_{-45} を生成する2次のCRネットワークからなる -45 度位相シフタであり、22~24はキャパシタ、25~27は抵抗である。

【0010】また、28はバッファ回路13から出力される信号 f_{180} を $+45$ 度位相シフトしてなる信号 f_{-135} を生成する2次のCRネットワークからなる $+45$ 度位相シフタであり、29~31はキャパシタ、32~34は抵抗である。

【0011】また、35はバッファ回路13から出力される信号 f_{180} を -45 度位相シフトしてなる信号 f_{+135} を生成する2次のCRネットワークからなる -45 度位相シフタであり、36~38はキャパシタ、39~41は抵抗である。

【0012】この90度位相シフタも、入力信号 f_{in} を位相シフトして、位相差を90度とする出力信号 f_{+45} 、 f_{-45} を得ると共に、同じく位相差を90度とする出力信号 f_{-135} 、 f_{+135} を得るとするものである。

【0013】

【発明が解決しようとする課題】図26に示す従来の90度位相シフタは、1次のCRネットワーク2、7を使用するものであるため、狭帯域で、かつ、製造ばらつきに弱く、周波数又は製造ばらつきにより大きな位相偏差や振幅偏差が発生してしまうという問題点を有していた。

【0014】ここに、リミッタンプを使用して振幅制限を行う場合には、振幅偏差を補正することができる

が、このようにする場合には、信号が歪んでしまうため、事実上、リミッタンプを使用した振幅偏差の補正は行うことができない。

【0015】また、図27に示す従来の90度位相シフタは、2次のCRネットワーク14、21、28、35を使用しているため、広帯域化を図ることができるが、挿入損失が大きく、出力電圧が低い場合、増幅器を備える必要があり、このようにすると、消費電力が増大してしまうという問題点があった。

【0016】本発明は、かかる点に鑑み、内部シフタにより大きな位相偏差や振幅偏差が発生した場合においても、これら位相偏差や振幅偏差を補正することができ、広帯域で、かつ、製造バラツキに強く、精度の高い位相差を90度とする出力信号を得ることができるようにした90度位相シフタを提供することを目的とする。

【0017】

【課題を解決するための手段】図1は本発明の原理説明図であり、図1中、44は入力信号 f_{in} を $+90$ 度位相シフトしてなる信号 f_{+90A} と、入力信号 f_{in} と同相の信号 f_{0B} と、信号 f_{+90A} と対称ないし略対称な特性を有する入力信号 f_{in} を -90 度位相シフトしてなる信号 f_{-90C} を生成する位相シフタである。

【0018】また、45は信号 f_{+90A} と、信号 f_{-90C} と逆相の信号と、2個の信号 f_{0B} とをベクトル合成してなる入力信号 f_{in} を $+45$ 度位相シフトしてなる信号 f_{+45} を生成すると共に、信号 f_{+90A} と逆相の信号と、信号 f_{-90C} と、2個の信号 f_{0B} とをベクトル合成してなる入力信号 f_{in} を -45 度位相シフトしてなる信号 f_{-45} を生成する演算回路である。

【0019】本発明においては、信号 f_{+90A} と信号 f_{-90C} とは対称ないし略対称な特性を有するので、信号 f_{+90A} に位相偏差や振幅偏差が発生する場合、信号 f_{-90C} には反対方向の位相偏差や振幅偏差が発生する。

【0020】ここに、信号 f_{+45} は、信号 f_{+90A} と、信号 f_{-90C} と逆相の信号と、2個の信号 f_{0B} とをベクトル合成して生成するとし、信号 f_{-45} は、信号 f_{+90A} と逆相の信号と、信号 f_{-90C} と、2個の信号 f_{0B} とをベクトル合成して生成するとしているため、信号 f_{+90A} 、 f_{-90C} に大きな位相偏差や振幅偏差が発生したとしても、信号 f_{+90A} の振幅偏差や位相偏差と、信号 f_{-90C} の振幅偏差や位相偏差とは、演算回路45で相殺ないし略相殺することができる。

【0021】このように、本発明によれば、内部シフタにより大きな位相偏差や振幅偏差が発生した場合においても、これら位相偏差や振幅偏差を補正することができ、広帯域、かつ、製造バラツキに強く、精度の高い位相差を90度とする信号 f_{+45} 、 f_{-45} を得ることができる。

【0022】ここに、演算回路45は、図1に示すように、例えば、信号 f_{+90A} と信号 f_{0B} とを加算する加算器

46と、信号 f_{+90A} を位相反転して信号 f_{0B} と加算する加算器47と、信号 f_{-90C} と信号 f_{0B} とを加算する加算器48と、信号 f_{-90C} を位相反転して信号 f_{0B} と加算する加算器49と、加算器46の出力信号と加算器49の出力信号とを加算する加算器50と、加算器48の出力信号と加算器47の出力信号とを加算する加算器51とを設けて構成することができる。

【0023】また、図2は位相シフト44の第1構成例を示す回路図である。図2中、52～55は+45度位相シフト、56～59は-45度位相シフトである。

【0024】これら+45度位相シフト52～55と-45度位相シフト56～59とは、対称ないし略対称な特性、即ち、位相偏差、振幅偏差の周波数依存、入力レベル依存等が同一ないし略同一の特性を有するように構成される。

【0025】なお、+45度位相シフト54と-45度位相シフト56は、その接続順序を逆にしても良いし、+45度位相シフト55と-45度位相シフト57も、その接続順序を逆にしても良い。

【0026】また、図3は位相シフト44の第2構成例を示す回路図である。図3中、60～62は+45度位相シフト、63～65は+45度位相シフト60～62と対称ないし略対称な特性を有する-45度位相シフトであり、+45度位相シフト62と-45度位相シフト63は、その接続順序を逆にしても良い。

【0027】また、図4は位相シフト44の第3構成例を示す回路図である。図4中、66は+90度位相シフト、67は0度位相シフト、68は+90度位相シフト66と対称ないし略対称な特性を有する-90度位相シフトである。

【0028】また、図5は位相シフト44の第4構成例を示す回路図である。図5中、69～71はバッファ回路（インダクタンス変換器）であり、これらバッファ回路69～71は、+90度位相シフト66、0度位相シフト67及び-90度位相シフト68の負荷の大きさのバラツキによる振幅偏差の発生を防ぐためのものである。

【0029】また、図6は演算回路45の第2構成例を示す回路図であり、これら演算回路45の第2構成例は、位相シフト44を図3又は図4に示すように構成する場合に適用される。

【0030】図6中、72、73は+90度位相シフト66の負荷が0度位相シフト67の負荷と同一ないし略同一となるようにするためのダミーの負荷回路、74、75は-90度位相シフト68の負荷が0度位相シフト67の負荷と同一ないし略同一となるようにするためのダミーの負荷回路である。

【0031】これらダミーの負荷回路72～75としては、たとえば、加算器や、減算器を使用することができ、入力部のみを有していれば足り、入力部のみを有す

るようにする場合には、消費電流を少なくすることができる。

【0032】

【発明の実施の形態】以下、図7～図25を参照して、本発明の実施の第1の形態～第3の形態について説明する。

【0033】第1の形態・図7～図14

図7は本発明の実施の第1の形態を示す回路図であり、図7中、77は入力信号 f_{in} が入力される入力端子、78は入力信号 f_{in} の位相をシフトする位相シフトである。

【0034】位相シフト78において、79は入力端子77を介して入力信号 f_{in} が入力されるバッファ回路であり、バッファ回路79の出力端子79Aには信号 f_{in} と同相の信号 f_0 が出力され、バッファ回路79の出力端子79Bには信号 f_{in} を位相反転してなる信号 f_{180} が出力される。

【0035】また、80はバッファ回路79から出力される信号 f_0 、 f_{180} を+45度位相シフトしてなる信号 f_{+45A} 、 f_{-135A} を生成する+45度位相シフト、81は+45度位相シフト80から出力される信号 f_{+45A} 、 f_{-135A} を緩衝増幅するバッファ回路である。

【0036】また、82はバッファ回路81から出力される信号 f_{+45A} 、 f_{-135A} を+45度位相シフトしてなる信号、即ち、バッファ回路79から出力される信号 f_0 、 f_{180} を+90度位相シフトしてなる信号 f_{+90A} 、 f_{-90A} を生成する+45度位相シフト、83は+45度位相シフト82から出力される信号 f_{+90A} 、 f_{-90A} を緩衝増幅するバッファ回路である。

【0037】また、84はバッファ回路79から出力される信号 f_0 、 f_{180} を+45度位相シフトしてなる信号 f_{+45B} 、 f_{-135B} を生成する+45度位相シフト、85は+45度位相シフト84から出力される信号 f_{+45B} 、 f_{-135B} を緩衝増幅するバッファ回路である。

【0038】また、86はバッファ回路85から出力される信号 f_{+45B} 、 f_{-135B} を-45度位相シフトしてなる信号、即ち、バッファ回路79から出力される信号 f_0 、 f_{180} と同相の信号 f_{0B} 、 f_{180B} を生成する-45度位相シフト、87は+45度位相シフト86から出力される信号 f_{0B} 、 f_{180B} を緩衝増幅するバッファ回路である。

【0039】また、88はバッファ回路79から出力される信号 f_0 、 f_{180} を-45度位相シフトしてなる信号 f_{-45C} 、 f_{+135C} を生成する-45度位相シフト、89は+45度位相シフト88から出力される信号 f_{-45C} 、 f_{+135C} を緩衝増幅するバッファ回路である。

【0040】また、90はバッファ回路89から出力される信号 f_{-45C} 、 f_{+135C} を-45度位相シフトしてなる信号、即ち、バッファ回路79から出力される信号 f_0 、 f_{180} を-90度位相シフトしてなる信号 f_{-90C} 、 f_{+90C} を生成する-90度位相シフトである。

+90Cを生成する-45度位相シフト、91は+45度位相シフト90から出力される信号 f_{-90C} 、 f_{+90C} を緩衝増幅するバッファ回路である。

【0041】ここに、+45度位相シフト80、82、84は、同一の回路構成の1次CRネットワークからなる2ポール型の位相シフトから構成されており、図8は、+45度位相シフト80を代表して示しており、図8中、93、94はキャパシタ、95、96は抵抗である。

【0042】また、-45度位相シフト86、88、90は同一の回路構成の2ポールCR型の1次CRネットワークからなる2ポール型の位相シフトから構成されており、図9は、-45度位相シフト88を代表して示しており、図9中、98、99はキャパシタ、100、101は抵抗である。

【0043】このように、+45度位相シフト80、82、84と、-45度位相シフト86、88、90とは、対称な特性、即ち、位相偏差、振幅偏差の周波数依存、入力レベル依存等が同一ないし略同一な特性を有するように構成されている。

【0044】また、バッファ回路81、83、85、87、89、91は、同一の回路構成とされており、図10はバッファ回路81を代表して示しており、図10中、103は電源電圧VCCを供給するVCC電源線、104は電源電圧VEEを供給するVEE電源線、105、106はエミッタホロア回路である。

【0045】また、エミッタホロア回路105において、107はベースに信号 f_{+45A} が入力される信号入力用のNPNトランジスタ、108はベースに定電圧VAが印加される定電流源用のNPNトランジスタ、109はNPNトランジスタ108とともに定電流源を構成する抵抗である。

【0046】また、エミッタホロア回路106において、110はベースに信号 f_{-135A} が入力される信号入力用のNPNトランジスタ、111はベースに定電圧VAが印加される定電流源用のNPNトランジスタ、112はNPNトランジスタ111とともに定電流源を構成する抵抗である。

【0047】また、図7において、115は演算回路であり、116~121は加算器である。これら加算器116~121において、AP、BP及びAN、BNはそれぞれ組をなす入力端子、OPは入力端子AP、BPに入力される信号を加算してなる信号が出力される出力端子、ONは入力端子AN、BNに入力される信号を加算してなる信号が出力される出力端子である。

【0048】ここに、加算器116は、バッファ回路83から出力される信号 f_{+90A} と、バッファ回路87から出力される信号 f_{0B} とを加算して、信号 f_0 を+45度位相シフトしてなる信号 f_{+45A} を生成すると共に、バッファ回路83から出力される信号 f_{-90A} と、バッファ回

路87から出力される信号 f_{180B} とを加算して、信号 f_0 を-135度位相シフトしてなる信号 f_{-135A} を生成する加算器である。

【0049】また、加算器117は、バッファ回路83から出力される信号 f_{-90A} と、バッファ回路87から出力される信号 f_{0B} とを加算して、信号 f_0 を-45度位相シフトしてなる信号 f_{-45A} を生成すると共に、バッファ回路83から出力される信号 f_{+90A} と、バッファ回路87から出力される信号 f_{180B} とを加算して、信号 f_0 を+135度位相シフトしてなる信号 f_{+135A} を生成する加算器である。

【0050】また、加算器118は、バッファ回路91から出力される信号 f_{-90C} と、バッファ回路87から出力される信号 f_{0B} とを加算して、信号 f_0 を-45度位相シフトしてなる信号 f_{-45C} を生成すると共に、バッファ回路91から出力される信号 f_{+90C} と、バッファ回路87から出力される信号 f_{180B} とを加算して、信号 f_0 を+135度位相シフトしてなる信号 f_{+135C} を生成する加算器である。

【0051】また、加算器119は、バッファ回路91から出力される信号 f_{+90C} と、バッファ回路87から出力される信号 f_{0B} とを加算して、信号 f_0 を+45度位相シフトしてなる信号 f_{+45C} を生成すると共に、バッファ回路91から出力される信号 f_{-90C} と、バッファ回路87から出力される信号 f_{180B} とを加算して、信号 f_0 を-135度位相シフトしてなる信号 f_{-135C} を生成する加算器である。

【0052】また、加算器120は、加算器116から出力される信号 f_{+45A} と、加算器119から出力される信号 f_{+45C} とを加算して、信号 f_0 を+45度位相シフトしてなる信号 f_{+45} を生成すると共に、加算器116から出力される信号 f_{-135A} と、加算器119から出力される信号 f_{-135C} とを加算して、信号 f_0 を-135度位相シフトしてなる信号 f_{-135} を生成する加算器である。

【0053】また、加算器121は、加算器118から出力される信号 f_{-45C} と、加算器117から出力される信号 f_{-45A} とを加算して、信号 f_0 を-45度位相シフトしてなる信号 f_{-45} を生成すると共に、加算器118から出力される信号 f_{+135C} と、加算器117から出力される信号 f_{+135A} とを加算して、信号 f_0 を+135度位相シフトしてなる信号 f_{+135} を生成する加算器である。

【0054】また、これら加算器116~121は、図11に示すように構成されており、図11中、123はVCC電源線、124はVEE電源線、125~128は入力トランジスタをなすNPNトランジスタ、129はNPNトランジスタ125、127の負荷をなす抵抗、130はNPNトランジスタ126、128の負荷をなす抵抗である。

【0055】また、131、132はベースに定電圧V_Aが印加される定電流源用のNPNトランジスタ、133はNPNトランジスタ131とともに定電流源をなす抵抗、134はNPNトランジスタ132とともに定電流源をなす抵抗である。

【0056】このように、本発明の実施の第1の形態においては、1次のCRネットワークからなる2ポール型の位相シフタ80、82、84、86、88、90を使用しているが、これら2ポール型の位相シフタ80、82、84、86、88、90は、振幅偏差は周波数依存がなく、殆ど0となるが、位相偏差は周波数依存があり、中心周波数からずれると、大きくなる。

【0057】ここに、+45度位相シフタ80、82は、図8に示すように、2ポール型の位相シフタとされているので、図12に示すように、信号f_{+90A}に位相偏差Δφが発生する場合には、図13に示すように、信号f_{-90A}にも位相偏差Δφが発生する。

【0058】また、+45度位相シフタ80、82と、-45度位相シフタ88、90とは、対称な特性を有しているため、信号f_{-90C}には、図12に示すように、位相偏差Δφと反対方向の位相偏差-Δφが発生すると共に、信号f_{+90C}にも、図13に示すように、位相偏差-Δφが発生する。

【0059】これに対して、信号f_{0B}、f_{180B}は、対称な特性を有する+45度位相シフタ84と-45度シフタ86とにより生成されるので、図12、図13に示すように、位相偏差のない信号となる。

【0060】この結果、加算器116は、信号f_{+90A}と信号f_{0B}とを加算して、信号f₀を+45度位相シフトしてなる信号f_{+45A}を生成するが、この信号f_{+45A}は、図12に示すように、位相を+45度よりも小さくする信号となる。

【0061】また、加算器117は、信号f_{-90A}と信号f_{0B}とを加算し、信号f₀を-45度位相シフトしてなる信号f_{-45A}を生成するが、この信号f_{-45A}は、図13

に示すように、位相を-45度よりも小さくする信号となる。

【0062】また、加算器118は、信号f_{-90C}と信号f_{0B}とを加算し、信号f₀を-45度位相シフトしてなる信号f_{-45C}を生成するが、この信号f_{-45C}は、図12に示すように、位相を-45度よりも大きくする信号となる。

【0063】また、加算器119は、信号f_{+90C}と信号f_{0B}とを加算し、信号f₀を+45度位相シフトしてなる信号f_{+45C}を生成するが、この信号f_{+45C}は、図13に示すように、位相を+45度よりも大きくする信号となる。

【0064】ここに、加算器120は、図14に示すように、信号f_{+45A}と信号f_{+45C}とを加算して、信号f₀を+45度位相シフトしてなる信号f₊₄₅を生成するが、信号f_{+45A}は、位相を+45度よりも小さくする信号となっており、信号f_{+45C}は、位相を+45度よりも大きくする信号となっているので、信号f₊₄₅は、位相を略+45度とする信号となる。

【0065】また、加算器121は、同じく図14に示すように、信号f_{-45C}と信号f_{-45A}とを加算して、信号f₀を-45度位相シフトしてなる信号f₋₄₅を生成するが、信号f_{-45C}は、位相を-45度よりも大きくする信号となっており、信号f_{-45A}は、位相を-45度よりも小さくする信号となっているので、信号f₋₄₅は、位相を略-45度とする信号となる。

【0066】この結果、信号f₊₄₅、f₋₄₅間の位相差は略90度となるが、振幅偏差がないとすれば、信号f₊₄₅、f₋₄₅間の位相偏差Δθ(rad)は、数1で示すようになり、たとえば、Δφ=10度の場合、Δθ=0.88度に補正される。同様に、信号f₋₁₃₅、f₊₁₃₅間の位相差も略90度となる。

【0067】

【数1】

$$\Delta \theta = 2 \Delta \phi \left[\frac{1}{2} - \frac{\cos \frac{1}{2} \left(\frac{\pi}{2} + \Delta \phi \right)}{\cos \frac{1}{2} \left(\frac{\pi}{2} + \Delta \phi \right) + \cos \frac{1}{2} \left(\frac{\pi}{2} - \Delta \phi \right)} \right]$$

【0068】このように、本発明の実施の第1の形態によれば、位相シフタ80、82、88、90により大きな位相偏差が発生した場合においても、この位相偏差を補正することができ、広帯域、かつ、製造バラツキに強く、精度の高い位相差を90度とする信号f₊₄₅、f₋₄₅及び信号f₋₁₃₅、f₊₁₃₅を得ることができる。

【0069】第2の形態・・・図15～図21

図15は本発明の実施の第2の形態を示す回路図であり、本発明の実施の第2の形態は、本発明の実施の第1

の形態が備える位相シフタ78と回路構成の異なる位相シフタ136を設け、その他については、本発明の実施の第1の形態と同様に構成したものである。

【0070】この位相シフタ136において、137は入力端子77を介して入力信号f_{in}が入力されるバッファ回路であり、入力信号f_{in}と同相の信号f₀を出力するものである。

【0071】また、138はバッファ回路137から出力される信号f₀を+45度位相シフトしてなる信号f

f_{+45A} を生成する+45度位相シフト、139は+45度位相シフト138から出力される信号 f_{+45A} を緩衝増幅するバッファ回路である。

【0072】また、140はバッファ回路139から出力される信号 f_{+45A} を+45度位相シフトしてなる信号、即ち、バッファ回路137から出力される信号 f_0 を+90度位相シフトしてなる信号 f_{+90A} を生成する+45度位相シフトである。

【0073】また、141は+45度位相シフト140から出力される信号 f_{+90A} を入力して信号 f_{+90A} 、 f_{-90A} を出力するバッファ回路である。

【0074】また、142はバッファ回路137から出力される信号 f_0 を+45度位相シフトしてなる信号 f_{+45B} を生成する+45度位相シフト、143は+45度位相シフト142から出力される信号 f_{+45B} を緩衝増幅するバッファ回路である。

【0075】また、144はバッファ回路143から出力される信号 f_{+45B} を-45度位相シフトしてなる信号、即ち、バッファ回路137から出力される信号 f_0 と同相の信号 f_{0B} を生成する-45度位相シフトである。

【0076】また、145は-45度位相シフト144から出力される信号 f_{0B} を入力して信号 f_{0B} 、 f_{180B} を出力するバッファ回路である。

【0077】また、146はバッファ回路137から出力される信号 f_0 を-45度位相シフトしてなる信号 f_{-45C} を生成する-45度位相シフト、147は-45度位相シフト146から出力される信号 f_{-45C} を緩衝増幅するバッファ回路である。

【0078】また、148はバッファ回路147から出力される信号 f_{-45C} を-45度位相シフトしてなる信号、即ち、バッファ回路137から出力される信号 f_0 を-90度位相シフトしてなる信号 f_{-90C} を生成する-45度位相シフトである。

【0079】また、149は-45度位相シフト148から出力される信号 f_{-90C} を入力して信号 f_{-90C} 、 f_{+90C} を出力するバッファ回路である。

【0080】ここに、+45度位相シフト138、140、142及び-45度位相シフト144、146、148は、図16に示すように構成されており、151は入力端子、152、153はキャパシタ、154、155は抵抗である。

【0081】また、156は入力端子151に入力される信号を+45度位相シフトしてなる信号を出力する出力端子、157は入力端子151に入力される信号を-45度位相シフトしてなる信号を出力する出力端子である。

【0082】即ち、+45度位相シフト138、140、142及び-45度位相シフト144、146、148は、1次のCRネットワークからなる1ポール型の

位相シフトとされており、+45度位相シフト138、140、142と、-45度位相シフト144、146、148とは、対称な特性、即ち、位相偏差、振幅偏差の周波数依存、入力レベル依存等が同一の特性を有するように構成されている。

【0083】また、バッファ回路139、143、147は、同一の回路構成とされており、図17は、バッファ回路139を代表して示している。

【0084】図17中、159はVCC電源線、160はVEE電源線、161はベースに信号 f_{+45A} が入力される信号入力用のNPNトランジスタ、162はベースに定電圧VAが入力される定電流源用のNPNトランジスタ、163はNPNトランジスタ162とともに定電流源を構成する抵抗である。

【0085】また、バッファ回路141、145、149は、同一の回路構成とされており、図18は、バッファ回路141を代表して示している。

【0086】図18中、165はVCC電源線、166はVEE電源線、167はベースに信号 f_{+90A} が入力される信号入力用のNPNトランジスタ、168はNPNトランジスタ167と対をなすNPNトランジスタ、169はキャパシタである。

【0087】また、170、171はNPNトランジスタ167、168の負荷をなす抵抗、172はベースに定電圧VAが入力される定電流源用のNPNトランジスタ、173はNPNトランジスタ172とともに定電流源を構成する抵抗である。

【0088】このように、本発明の実施の第2の形態においては、1次のCRネットワークからなる1ポール型の位相シフト138、140、142、144、146、148を使用しているが、これら1ポール型の位相シフト138、140、142、144、146、148は、位相偏差は周波数依存がなく、殆ど0となるが、振幅偏差は周波数依存があり、中心周波数からずれると、大きくなる。

【0089】ここに、図19に示すように、信号 f_{+90A} に正の振幅偏差 ΔL が発生した場合には、図20に示すように、信号 f_{-90A} にも正の振幅偏差 ΔL が発生する。

【0090】また、この場合、信号 f_{-90C} には、図19に示すように、振幅偏差 ΔL と同一振幅の負の振幅偏差 $-\Delta L$ が発生すると共に、信号 f_{+90C} にも、図20に示すように、負の振幅偏差 $-\Delta L$ が発生する。

【0091】これに対して、信号 f_{0B} 、 f_{180B} は、対称な特性を有する+45度位相シフト142と-45度位相シフト144とにより生成されるので、図19、図20に示すように、振幅偏差のない信号となる。

【0092】この結果、加算器116は、信号 f_{+90A} と信号 f_{0B} とを加算して、信号 f_0 を+45度位相シフトしてなる信号 f_{+45A} を生成するが、この信号 f_{+45A} は、図19に示すように、振幅偏差を正とする信号となる。

【0093】また、加算器117は、信号 f_{-90A} と信号 f_{0B} とを加算し、信号 f_0 を -45 度位相シフトしてなる信号 f_{-45A} を生成するが、この信号 f_{-45A} は、図20に示すように、振幅偏差を正とする信号となる。

【0094】また、加算器118は、信号 f_{-90C} と信号 f_{0B} とを加算し、信号 f_0 を -45 度位相シフトしてなる信号 f_{-45C} を生成するが、この信号 f_{-45C} は、図19に示すように、振幅偏差を負とする信号となる。

【0095】また、加算器119は、信号 f_{+90C} と信号 f_{0B} とを加算し、信号 f_0 を $+45$ 度位相シフトしてなる信号 f_{+45C} を出力するが、この信号 f_{+45C} は、図20に示すように、振幅偏差を負とする信号となる。

【0096】ここに、加算器120は、図21に示すように、信号 f_{+45A} と信号 f_{+45C} とを加算して、信号 f_0 を $+45$ 度位相シフトしてなる信号 f_{+45} を生成するが、信号 f_{+45A} は振幅偏差を正とする信号となっており、信号 f_{+45C} は振幅偏差を負とする信号となっており、信号 f_{+45} は、略振幅偏差のない信号となる。

【0097】また、加算器121は、同じく図21に示すように、信号 f_{-45C} と信号 f_{-45A} とを加算して、信号 f_0 を -45 度位相シフトしてなる信号 f_{-45} を生成するが、信号 f_{-45C} は振幅偏差を負とする信号となっており、信号 f_{-45A} は振幅偏差を正とする信号となっており、信号 f_{-45} は、略振幅偏差のない信号となる。

【0098】このように、本発明の実施の第2の形態によれば、位相シフト138、140、146、148により大きな振幅偏差が発生した場合においても、この振幅偏差を補正することができ、広帯域で、かつ、製造バラツキに強く、精度の高い位相差を90度とする信号 f_{+45} 、 f_{-45} 及び信号 f_{-135} 、 f_{+135} を得ることができる。

【0099】第3の形態・・図22～図25

図22は本発明の実施の第3の形態を示す回路図であり、本発明の実施の第3の形態は、本発明の実施の第1の形態が備える位相シフト78と回路構成の異なる位相シフト175を設け、その他については、本発明の実施の第1の形態と同様に構成したものである。

【0100】位相シフト175において、176は入力端子77を介して入力信号 f_{in} が入力されるバッファ回路であり、バッファ回路176の出力端子176Aには信号 f_{in} と同相の信号 f_0 が出力され、バッファ回路176の出力端子176Bには信号 f_{in} を180度位相シフトしてなる信号 f_{180} が出力される。

【0101】また、177はバッファ回路176から出力される信号 f_0 、 f_{180} を入力して、これら信号 f_0 、 f_{180} を $+90$ 度位相シフトしてなる信号 f_{+90A} 、 f_{-90A} を生成する $+90$ 度位相シフトである。

【0102】また、178はバッファ回路176から出力される信号 f_0 、 f_{180} を入力して、これら信号 f_0 、 f_{180} と同相の信号 f_{0B} 、 f_{180B} を生成する0度位相シ

フトである。

【0103】また、179はバッファ回路176から出力される信号 f_0 、 f_{180} を入力して、これら信号 f_0 、 f_{180} を -90 度位相シフトしてなる信号 f_{-90C} 、 f_{+90C} を生成する -90 度位相シフトである。

【0104】ここに、図23は、 $+90$ 度位相シフト177の構成を示す回路図であり、図23中、181はVCC電源線、182はVEE電源線、183はベースに信号 f_0 が入力される信号入力用のNPNトランジスタ、184はベースに信号 f_{180} が入力される信号入力用のNPNトランジスタである。

【0105】また、185はNPNトランジスタ183の負荷をなす抵抗、186はNPNトランジスタ184の負荷をなす抵抗である。

【0106】また、187はベースに固定電圧VAが印加される定電流源用のNPNトランジスタ、188はNPNトランジスタ187とともにNPNトランジスタ183の定電流源をなす抵抗である。

【0107】また、189はベースに固定電圧VAが印加される定電流源用のNPNトランジスタ、190はNPNトランジスタ189とともにNPNトランジスタ184の定電流源をなす抵抗である。

【0108】また、191はNPNトランジスタ183、184のエミッタ間に接続されたインダクタンスであり、このインダクタンス191は、出力信号の位相を90度進めるためのものである。

【0109】また、図24は、0度位相シフト178の構成を示す回路図であり、図24中、193はVCC電源線、194はVEE電源線、195はベースに信号 f_0 が入力される信号入力用のNPNトランジスタ、196はベースに信号 f_{180} が入力される信号入力用のNPNトランジスタである。

【0110】また、197はNPNトランジスタ195の負荷をなす抵抗、198はNPNトランジスタ196の負荷をなす抵抗である。

【0111】また、199はベースに固定電圧VAが印加される定電流源用のNPNトランジスタ、200はNPNトランジスタ199とともにNPNトランジスタ195の定電流源をなす抵抗である。

【0112】また、201はベースに固定電圧VAが印加される定電流源用のNPNトランジスタ、202はNPNトランジスタ201とともにNPNトランジスタ196の定電流源をなす抵抗である。

【0113】また、203はNPNトランジスタ195、196のエミッタ間に接続された抵抗である。

【0114】また、図25は、 -90 度位相シフト179の構成を示す回路図であり、図25中、205はVCC電源線、206はVEE電源線、207はベースに信号 f_0 が入力される信号入力用のNPNトランジスタ、208はベースに信号 f_{180} が入力される信号入力用の

NPNTランジスタである。

【0115】また、209はNPNTランジスタ207の負荷をなす抵抗、210はNPNTランジスタ208の負荷をなす抵抗である。

【0116】また、211はベースに固定電圧VAが印加される定電流源用のNPNTランジスタ、212はNPNTランジスタ211とともにNPNTランジスタ207の定電流源をなす抵抗である。

【0117】また、213はベースに固定電圧VAが印加される定電流源用のNPNTランジスタ、214はNPNTランジスタ213とともにNPNTランジスタ208の定電流源をなす抵抗である。

【0118】また、215はNPNTランジスタ207、208のエミッタ間に接続されたキャパシタであり、このキャパシタ215は、出力信号の位相を90度遅らせるためのものである。

【0119】このように、+90度位相シフタ177と、-90度位相シフタ179とは、対称な特性、即ち、位相偏差、振幅偏差の周波数依存、入力レベル依存等が同一の特性を有するように構成されている。

【0120】ここに、本発明の実施の第3の形態においては、差動アンプからなる位相シフタ177、179を設けているが、これら位相シフタ177、179は、位相偏差は周波数依存がなく、殆ど0となるが、振幅偏差は周波数依存があり、中心周波数からずれると、大きくなる。

【0121】しかし、本発明の実施の第3の形態によれば、本発明の実施の第2の形態と同様に演算回路115を有しているので、位相シフタ177、179により大きな振幅偏差が発生した場合においても、本発明の実施の第2の形態の場合と同様に、振幅偏差を補正することができ、広帯域で、かつ、製造バラツキに強く、精度の高い位相差を90度とする信号 f_{+45} 、 f_{-45} 及び信号 f_{-135} 、 f_{+135} を得ることができる。

【0122】

【発明の効果】以上のように、本発明によれば、内部シフタにより大きな位相偏差や振幅偏差が発生した場合においても、これら位相偏差や振幅偏差を補正することができ、広帯域で、かつ、製造バラツキに強く、精度の高い位相差を90度とする出力信号を得ることができ、これを、たとえば、通信の分野において、ディジタル変復調回路や、イメージ抑圧アップコンバータや、イメージ抑圧ダウンコンバータ等に使用する場合には、通信品質の向上を図ることができる。

【図面の簡単な説明】

【図1】本発明の原理説明図である。

【図2】図1に示す位相シフタの第1構成例を示す回路図である。

【図3】図1に示す位相シフタの第2構成例を示す回路図である。

【図4】図1に示す位相シフタの第3構成例を示す回路図である。

【図5】図1に示す位相シフタの第4構成例を示す回路図である。

【図6】図1に示す演算回路の第2構成例を示す回路図である。

【図7】本発明の実施の第1の形態を示す回路図である。

【図8】本発明の実施の第1の形態が設ける+45度位相シフタの構成を示す回路図である。

【図9】本発明の実施の第1の形態が設ける-45度位相シフタの構成を示す回路図である。

【図10】本発明の実施の第1の形態が設けるバッファ回路の構成を示す回路図である。

【図11】本発明の実施の第1の形態が設ける加算器の構成を示す回路図である。

【図12】本発明の実施の第1の形態の作用、効果を説明するための図である。

【図13】本発明の実施の第1の形態の作用、効果を説明するための図である。

【図14】本発明の実施の第1の形態の作用、効果を説明するための図である。

【図15】本発明の実施の第2の形態を示す回路図である。

【図16】本発明の実施の第2の形態が設ける+45度位相シフタ及び-45度位相シフタの構成を示す回路図である。

【図17】本発明の実施の第2の形態が設ける1入力1出力のバッファ回路の構成を示す回路図である。

【図18】本発明の実施の第2の形態が設ける1入力2出力のバッファ回路の構成を示す回路図である。

【図19】本発明の実施の第2の形態の作用、効果を説明するための図である。

【図20】本発明の実施の第2の形態の作用、効果を説明するための図である。

【図21】本発明の実施の第2の形態の作用、効果を説明するための図である。

【図22】本発明の実施の第3の形態を示す回路図である。

【図23】本発明の実施の第3の形態が設ける+90度位相シフタの構成を示す回路図である。

【図24】本発明の実施の第3の形態が設ける0度位相シフタの構成を示す回路図である。

【図25】本発明の実施の第3の形態が設ける-90度位相シフタの構成を示す回路図である。

【図26】従来の90度位相シフタの一例を示す回路図である。

【図27】従来の90度位相シフタの他の例を示す回路図である。

【符号の説明】

46~51 加算器
fin 入力信号

f_{+45} 、 f_{-45} 出力信号

【図1】

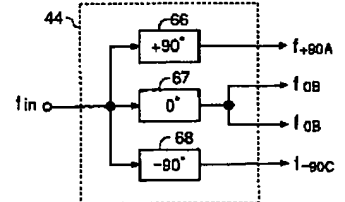
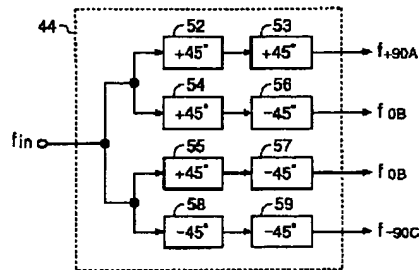
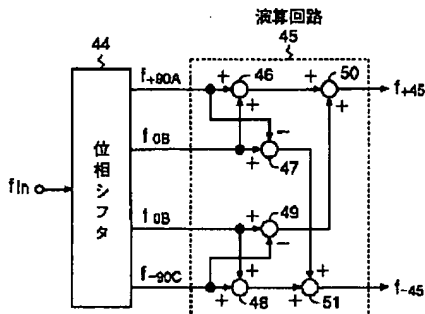
【図2】

【図4】

本発明の原理説明図

位相シフト44の第1構成例を示す回路図

位相シフト44の第3構成例を示す回路図



【図3】

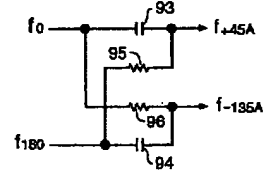
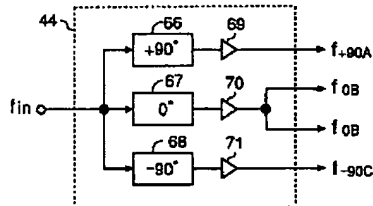
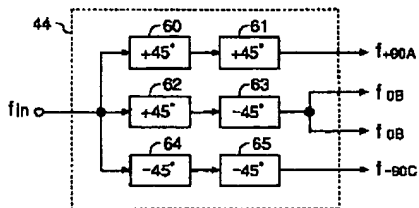
【図5】

【図8】

位相シフト44の第2構成例を示す回路図

位相シフト44の第4構成例を示す回路図

+45度位相シフト80の構成を示す回路図



【図6】

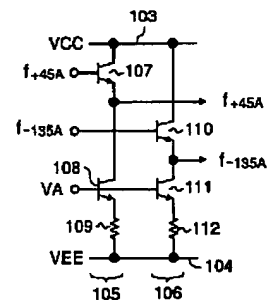
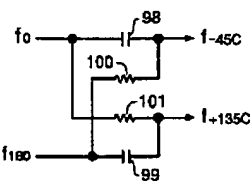
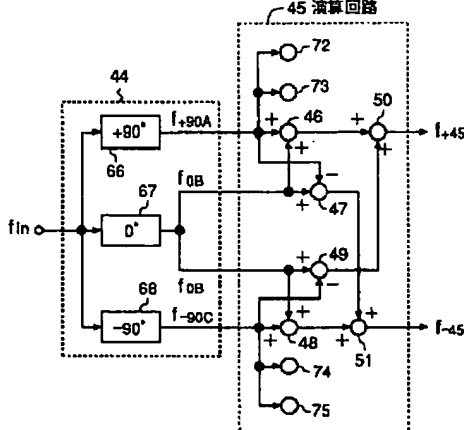
【図9】

【図10】

演算回路45の第2構成例を示す回路図

-45度位相シフト88の構成を示す回路図

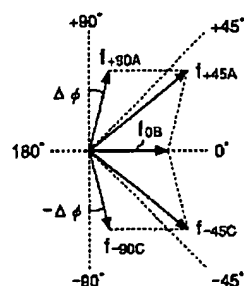
バッファ回路81の構成を示す回路図



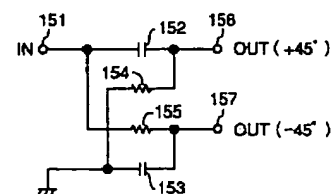
【図12】

【図16】

本発明の実施の第1の形態の作用、効果を説明するための図

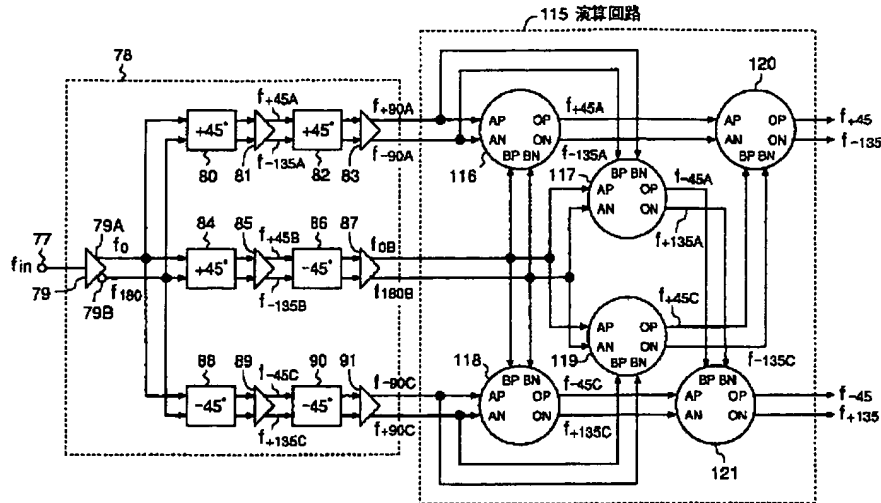


+45度位相シフト138、140、142及び-45度位相シフト144、146、148の構成を示す回路図



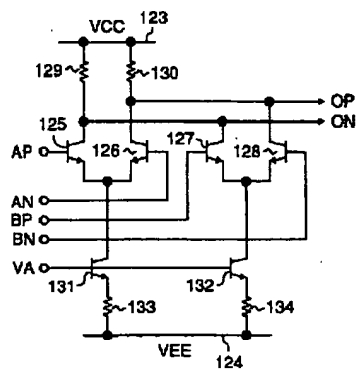
【図7】

本発明の実施の第1の形態を示す回路図



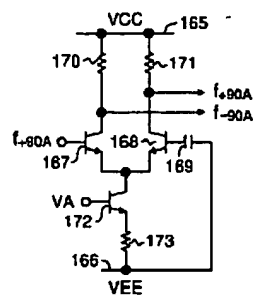
【図11】

加算器116~121の構成を示す回路図

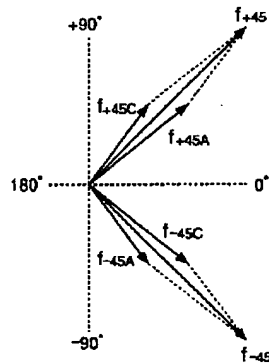


【図18】

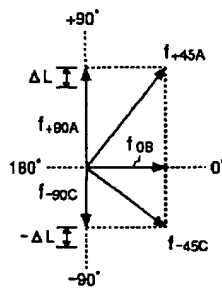
バッファ回路141の構成を示す回路図



【図14】

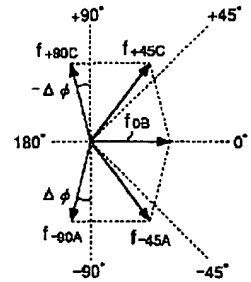
本発明の実施の第1の形態の作用、バッファ回路139の構成を示す回路図
効果を説明するための図

【図19】

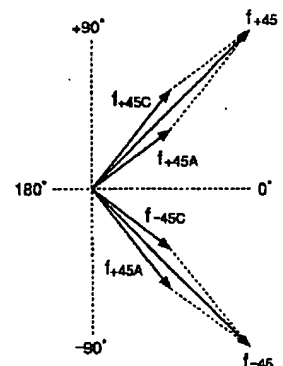
本発明の実施の第2の形態の作用、
効果を説明するための図

【図17】

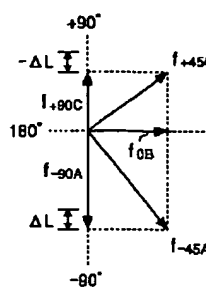
【図13】

本発明の実施の第1の形態の作用、
効果を説明するための図

【図21】

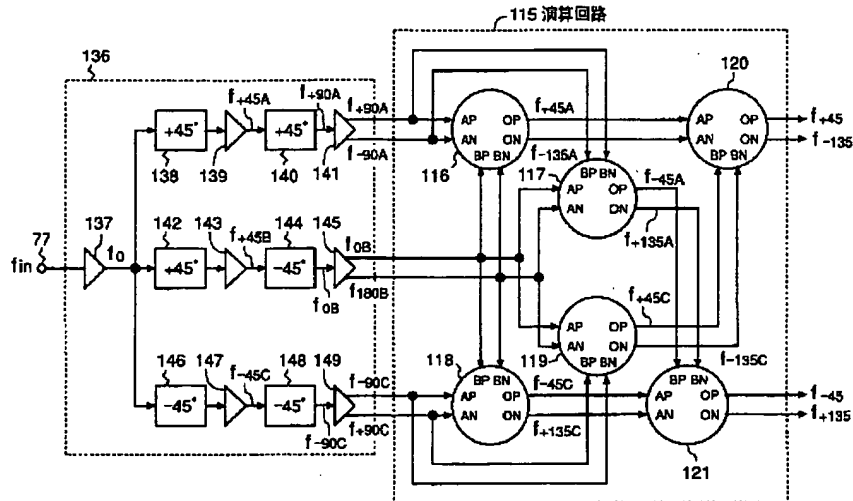
本発明の実施の第2の形態の作用、
効果を説明するための図

【図20】

本発明の実施の第2の形態の作用、
効果を説明するための図

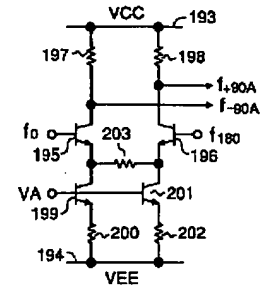
【図15】

本発明の実施の第2の形態を示す回路図



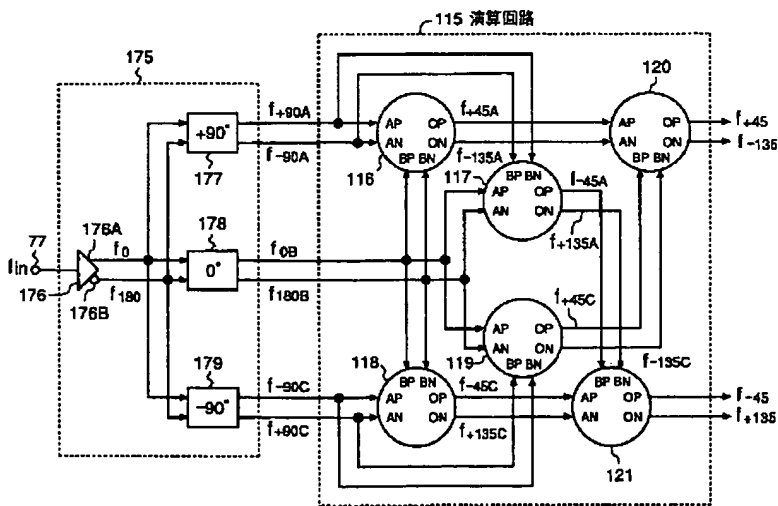
【図24】

0 度位相シフタ 176 の構成を示す回路図



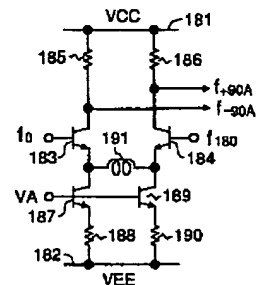
【図22】

本発明の実施の第3の形態を示す回路図



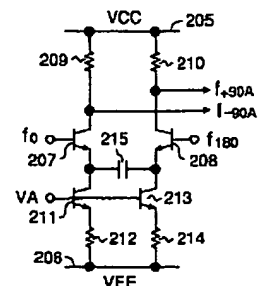
【図23】

+90 度位相シフタ 177 の構成を示す回路図



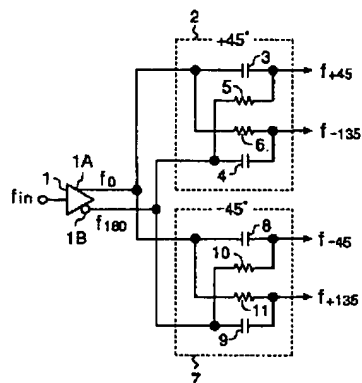
【図25】

-90 度位相シフタ 179 の構成を示す回路図



【図26】

従来の90度位相シフタの一例を示す回路図



【図27】

従来の90度位相シフタの他の例を示す回路図

